Seat No.: _____ Enrolment No.: _____

GUJARAT TECHNOLOGICAL UNIVERSITY

DIPLOMA ENGINEERING – SEMESTER – III • EXAMINATION – SUMMER 16

Subject Code: 3331104 **Date: 20.05.2016**

Subject Name: Digital Logic Design

Time: 02:30 PM TO 05:00 PM **Total Marks: 70**

Instructions:

1. **Attempt all questions.**
2. **Make Suitable assumptions wherever necessary.**
3. **Figures to the right indicate full marks.**
4. **Use of programmable & Communication aids are strictly prohibited.**
5. **Use of only simple calculator is permitted in Mathematics.**
6. **English version is authentic.**

Q.1 Answer any seven out of ten. **14**

1. Convert hexadecimal number 68.4B into equivalent octal number.
2. Convert gray code 1110 to binary.
3. Perform (1) $(10111)_2 + (11001)_2$ (2) $(110111)_2 \times (1001)_2$
4. Why are NAND and NOR gates called universal gates?
5. Obtain the 2's complement of $(10110010)_2$.
6. Write the truth table of three input EX-OR gate.
7. State any two differences between combinational logic and sequential logic circuits.
8. What is parity checker and parity generator?
9. Write full names of FPGA and PLA.
10. Write the Distributive law and prove using truth table.

Q.2 (a) Draw the circuit of EX-NOR gate using only NOR gates. **03**

OR

(a) Simplify the equation Y=ABC+BC'D+A'BC and draw the logic circuit using only NOR gates. **03**

(b) Implement the Boolean function F=(A+B')(CD+E) using only NAND gate. **03**

OR

(b) Draw the logic circuit and truth table of full adder circuit. **03**

(c) Simplify the following boolean function using K-map. **04**
$F(A,B,C,D) = \Sigma_m(1,5,8,9,10,12)$

OR

(c) Design Full subtractor circuit. **04**

(d) State De-Morgan's theorems and prove it using truth table. **04**

OR

(d) Convert the following expressions into their canonical SOP or POS forms: **04**

1. Y= AB+AC+BC
2. Y=(A+B)(A+C)(B+C')

Q.3 (a) Compare Half adder and Full adder. **03**

OR

(a) Explain 3 to 8 decoder using logic circuit and truth table. **03**

(b) Draw symbols and write truth tables of NAND, NOR and Ex-OR gates. **03**

OR

	(b)	Explain T flip flop with logic circuit and truth table.	**03**
	(c)	Draw and explain 8 to 1 multiplexer using two 4 to 1 multiplexers.	**04**
		OR	
	(c)	Explain 2-bit Magnitude comparator with truth table and logic diagram.	**04**
	(d)	Design a parity generator using the basic logic gates to produce digital words with odd parity. Assume the input to be three binary words.	**04**
		OR	
	(d)	Draw and explain the block diagram of 4-bit parallel adder using full adders.	**04**
Q.4	(a)	Draw and Explain the logic circuit of 4-bit ring counter using JK flip flops.	**03**
		OR	
	(a)	Design a circuit of flip flop which have a delay input in addition to the clock input.	**03**
	(b)	Write short note on JK M/S flip flop.	**04**
		OR	
	(b)	Compare Synchronous and Asynchronous counters.	**04**
	(c)	Draw and explain 4-bit binary ripple counter.	**07**
Q.5	(a)	Explain Counter type A/D converter with block diagram.	**04**
	(b)	Compare EPROM and EEPROM.	**04**
	(c)	Explain the working of TTL NOR gate using circuit diagram.	**03**
	(d)	Define: (1) Propagation delay (2) Noise Margin (3) Figure of merit	**03**

ગુજરાતી

પ્રશ્ન. ૧		દશમાંથી કોઇપણ સાતના જવાબ આપો.	**14**
	૧.	હેક્ષાડેસીમલ નંબર 68.4B ને તત્સમાન ઓક્ટલ નંબરમાં ફેરવો.	
	૨.	ગ્રે કોડ 1110 ને તત્સમાન બાઈનરીમાં ફેરવો.	
	૩.	પર્ફોર્મ (1) $(10111)_2 + (11001)_2$ (2) $(110111)_2 \times (1001)_2$	
	૪.	શા માટે NAND અને NOR ગેટ ને યુનિવર્સલ ગેટ કહે છે?	
	૫.	$(10110010)_2$નો 2's કોમ્પલીમેંટ મેળવો.	
	૬.	3 ઈનપુટ Ex-OR ગેટ નું સત્યાર્થતા પત્રક દોરો.	
	૭.	કોમ્બીનેશનલ લોજીક અને સીક્વંશીઅલ લોજીક સરકીટ વચ્ચેના કોઈપણ બે તફાવત આપો.	
	૮.	પેરીટી ચેકર અને પેરીટી જનરેટર શું છે?	
	૯.	FPGA અને PLA નું પૂરુ નામ જણાવો.	
	૧૦.	ડીસ્ટ્રીબ્યુટીવ લો લખો અને સત્યાર્થતા પત્રકની મદદથી સાબીત કરો.	
પ્રશ્ન. ૨	(અ)	માત્ર NOR ગેટ નો ઉપયોગ કરી ને Ex-NOR ની સરકીટ દોરો.	૦૩
		અથવા	
	(અ)	સમીકરણ Y=ABC+BC'D+A'BC ને સરળ બનાવો અને માત્ર NOR ગેટ નો ઉપયોગ કરીને સરકીટ દોરો.	૦૩
	(બ)	બુલીઅન ફંક્શન F=(A+B')(CD+E) ને માત્ર NAND ગેટ નો ઉપયોગ કરીને સરકીટ દોરો.	૦૩

અથવા

(બ) ફુલ એડર સરકીટ નુ સત્યાર્થતા પત્રક અને લોજીક સરકીટ દોરો. ૦૩

(ક) કાર્નોફ મેપ ની મદદથી બુલીઅન ફંક્શન $F(A,B,C,D) = \Sigma_m(1,5,8,9,10,12)$ નુ મીનીમમ રુપ તારવો. ૦૪

અથવા

(ક) ફુલ સબ્ટ્રેક્ટર ની સરકીટ ડીજાઈન કરો. ૦૪

(ડ) ડી-મોર્ગન થીઅરમ લખો અને સત્યાર્થતા પત્રકની મદદથી સાબીત કરો. ૦૪

અથવા

(ડ) નીચે આપેલા સમીકરણો ને તેમના અનુરુપ કેનોનીકલ SOP અથવા POSના રુપ મા ફેરવો. ૦૪

1. Y= AB+AC+BC
2. Y=(A+B)(A+C)(B+C')

પ્રશ્ન. 3 (અ) તફાવત આપો. હાફ એડર અને ફુલ એડર. ૦૩

અથવા

(અ) લોજીક સરકીટ અને સત્યાર્થતા પત્રકની ની મદદ થી 3X8 ડીકોડર સમજાવો ૦૩

(બ) NAND, NOR અને Ex-OR ના સીમ્બોલ અને સત્યાર્થતા પત્રક દોરો. ૦૩

અથવા

(બ) લોજીક સરકીટ અને સત્યાર્થતા પત્રકની ની મદદ થી ટી- ફ્લીપ ફ્લોપ સમજાવો ૦૩

(ક) બે 4 **X** 1 મલ્ટીપ્લેક્ષર્ નો ઉપયોગ કરીને 8 **X** 1 મલ્ટીપ્લેક્ષર્ દોરો અને સમજાવો. ૦૪

અથવા

(ક) સત્યાર્થતા પત્રક અને લોજીક ડાયગ્રામ ની મદદ થી 2-બીટ મેગ્નીટ્યુડ કમ્પેરેટર સમજાવો. ૦૪

(ડ) બેજીક લોજીક ગેટ ની મદદ થી ઓડ પેરીટી ડીજીટલ વર્ડ જનરેટ કરે તેવુ પેરીટી જનરેટર ડીજાઈન કરો. ધારવુ કે ઈનપુટ માં 3 બાઈનરી વર્ડ છે. ૦૪

અથવા

(ડ) ફુલ એડર ની મદદ થી 4- બીટ પેરેલલ એડર નો બ્લોક ડાયાગ્રામ દોરો અને સમજાવો. ૦૪

પ્રશ્ન. ૪ (અ) JK ફ્લીપ ફ્લોપ નો ઉપયોગ કરીને 4-બીટ રીંગ કાઉંટરની લોજીક સરકીટ દોરો અને સમજાવો. ૦૩

અથવા

(અ) ક્લોક ઈનપુટ સાથે ડીલે ઈનપુટ ધરાવતા હોય તેવા ફ્લીપ ફ્લોપ ની સરકીટ ડીજાઈન કરો. ૦૩

(બ) ટૂંક નોંધ લખો: JK M/S ફ્લીપ ફ્લોપ. ૦૪

અથવા

	(બ)	તફાવત આપો. સીંક્રોનસ અને એસીંક્રોનસ કાઉંટર	૦૪
	(ક)	4-બીટ બાઈનરી રીપલ કાઉંટર દોરો અને સમજાવો.	૦૭
પ્રશ્ન. ૫	(અ)	કાઉંટર ટાઈપ એ/ડી કંન્વર્ટર બ્લોક ડાયાગ્રામ સાથે સમજાવો.	૦૪
	(બ)	તફાવત આપો. EPROM અને EEPROM	૦૪
	(ક)	સરકીટ ડાયાગ્રામ ની મદદ થી TTL NOR ગેટ નુ કાર્ય સમજાવો.	૦૩
	(ડ)	વ્યાખ્યાયિત કરો. (1)પ્રોપેગેશન ડીલે (2) નોઈસ માર્જીન (3) ફિગર ઓફ મેરીટ	૦૩